

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re U.S. Patent Application of)
SONODA et al.)
Application Number: To be Assigned)
Filed: Concurrently Herewith)
For: LIQUID CRYSTAL DISPLAY DEVICE)
ATTORNEY DOCKET NO. HITA.0466)

**Honorable Assistant Commissioner
for Patents
Washington, D.C. 20231**

**REQUEST FOR PRIORITY
UNDER 35 U.S.C. § 119
AND THE INTERNATIONAL CONVENTION**

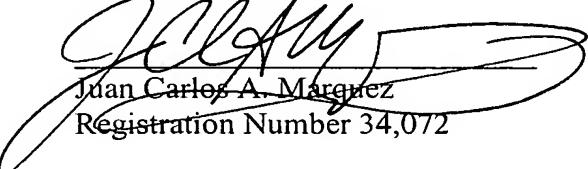
Sir:

In the matter of the above-captioned application for a United States patent, notice is hereby given that the Applicant claims the priority date of November 28, 2002, the filing date of the corresponding Japanese patent application 2002-345728.

A certified copy of Japanese patent application 2002-345728 is being submitted herewith. Acknowledgment of receipt of the certified copy is respectfully requested in due course.

Respectfully submitted,

Stanley P. Fisher
Registration Number 24,344



Juan Carlos A. Marquez
Registration Number 34,072

REED SMITH LLP
3110 Fairview Park Drive
Suite 1400
Falls Church, Virginia 22042
(703) 641-4200
November 25, 2003

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月28日
Date of Application:

出願番号 特願2002-345728
Application Number:

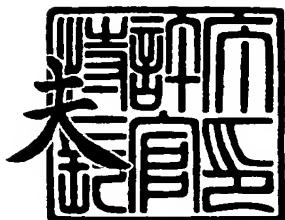
[ST. 10/C] : [JP2002-345728]

出願人 株式会社 日立ディスプレイズ
Applicant(s):

2003年 9月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康



【書類名】 特許願

【整理番号】 330200264

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

【氏名】 園田 英博

【発明者】

【住所又は居所】 千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

【氏名】 丹野 淳二

【特許出願人】

【識別番号】 502356528

【氏名又は名称】 株式会社日立ディスプレイズ

【代理人】

【識別番号】 100083552

【弁理士】

【氏名又は名称】 秋田 収喜

【電話番号】 03-3893-6221

【手数料の表示】

【予納台帳番号】 014579

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に一方の電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に他方の電極が形成され、

前記一方の電極は複数の円形パターンまたは円形に近似するパターンが互いに接触しあって配置される形状をなし、これによって該一方の電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とする液晶表示装置。

【請求項 2】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は複数の円形パターンまたは円形に近似するパターンが互いに接触しあって配置される形状をなし、これによって該画素電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とする液晶表示装置。

【請求項 3】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は、複数の円形パターンまたは円形に近似するパターンが一方向に隣接されたパターン群が該一方向と直交する方向に隣接され、一のパターン群の各パターンはそれに隣接する他のパターン群の各パターンと半ピッチずれて配置され、これら各パターンはその輪郭部で互いに当接したパターンからなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパタ

ーンのほぼ中心に対向する部分に突起体が形成されていることを特徴とする液晶表示装置。

【請求項4】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は複数の円形パターンまたは円形に近似するパターンが互いに隣接し電気的に接続されて配置される形状をなし、これによって該画素電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とする液晶表示装置。

【請求項5】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は、複数の円形パターンまたは円形に近似するパターンが一方向に隣接されたパターン群が該一方向と直交する方向に隣接され、一のパターン群の各パターンはそれに隣接する他のパターン群の各パターンと半ピッチずれて配置され、これら各パターンはその輪郭部で互いに電気的に接続されたパターンからなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とする液晶表示装置。

【請求項6】 前記円形に近似するパターンは5角形以上の多角形からなることを特徴とする請求項1から5のうちいずれかに記載の液晶表示装置。

【請求項7】 前記多角形はその角が丸みを有することを特徴とする請求項6に記載の液晶表示装置。

【請求項8】 一方の基板の液晶側の面に、並設された複数のゲート信号線とこれらゲート信号線に交差して並設された複数のドレイン信号線が形成され、これらゲート信号線とドレイン信号線とで囲まれた各領域を画素領域とし、

該画素領域にゲート信号線からの走査信号によって駆動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極とを有し、

該画素電極の各円形パターンまたは円形に近似するパターンのうち、ドレイン信号線あるいはゲート信号線に近接する円形パターンまたは円形に近似するパターンは該ドレイン信号線あるいはゲート信号線に近接する部分にて該ドレイン信号線あるいはゲート信号線の辺に沿った辺を有するように変形されていることを特徴とする請求項2から5のうちいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に関する。

【0002】

【従来の技術】

各種の液晶表示装置のうち、液晶を介して対向する各基板のうち、一方の基板の液晶側の各画素領域に透明導電層からなる画素電極が形成され、他方の基板の液晶側の各画素領域に共通に透明導電層からなる対向電極が形成され、これら各電極の間に発生する電界によって該液晶の光透過率を制御するものであって、電界の無電界時に該液晶の分子が基板に対して垂直配向されるものが知られている。

【0003】

そして、このような構成からなる液晶表示装置において、その広視野角特性を得るため、前記画素電極を複数の領域に分割させた電極（以下、サブピクセルと称す）として形成し、さらに前記対向電極が形成されている側の基板の液晶側の面に各サブピクセルの中心に対向する位置に突起を設けたものも知られている（たとえば特許文献1参照）。

【0004】

画素電極と対向電極の間に電界を発生せしめると、サブピクセル上の液晶の各分子は前記突起を中心として放射状に倒れるように挙動し、これにより該液晶を

通過する光は広い範囲で観察者側に照射されるようになるからである。

【特許文献1】

特開2000-47217号公報

【0005】

【発明が解決しようとする課題】

しかしながら、このように構成された液晶表示装置は、画素電極が複数に分割された各サブピクセルの集合によって形成されていることから、一つのサブピクセルとこの一つのサブピクセルの周囲に配置される他のサブピクセルとの間に電極が形成されていない領域が形成されることは免れない。

【0006】

このことは一つの画素領域において、液晶の駆動されない領域が生じることを意味し、いわゆる画素の開口率の向上に限界を生じさせるものとなっていた。

【0007】

本発明は、このような事情に基づいてなされたもので、その目的は、画素の開口率を向上させた液晶表示装置を提供することにある。

【0008】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

手段1.

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に一方の電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に他方の電極が形成され、

前記一方の電極は複数の円形パターンまたは円形に近似するパターンが互いに接触しあって配置される形状をなし、これによって該一方の電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とするものである。

【0009】

手段2.

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は複数の円形パターンまたは円形に近似するパターンが互いに接觸しあって配置される形状をなし、これによって該画素電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とするものである。

【0010】

手段3.

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は、複数の円形パターンまたは円形に近似するパターンが一方向に隣接されたパターン群が該一方向と直交する方向に隣接され、一のパターン群の各パターンはそれに隣接する他のパターン群の各パターンと半ピッチずれて配置され、これら各パターンはその輪郭部で互いに当接したパターンからなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とするものである。

【0011】

手段4.

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は複数の円形パターンまたは円形に近似するパターンが互いに隣

接し電気的に接続されて配置される形状をなし、これによって該画素電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とするものである。

【0012】

手段5.

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に画素電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に対向電極が形成され、

前記画素電極は、複数の円形パターンまたは円形に近似するパターンが一方向に隣接されたパターン群が該一方向と直交する方向に隣接され、一のパターン群の各パターンはそれに隣接する他のパターン群の各パターンと半ピッチずれて配置され、これら各パターンはその輪郭部で互いに電気的に接続されたパターンからなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されていることを特徴とするものである。

【0013】

手段6.

本発明による液晶表示装置は、たとえば、手段1から5のうちのいずれかの構成を前提とし、前記円形に近似するパターンは5角形以上の多角形からなることを特徴とするものである。

【0014】

手段7.

本発明による液晶表示装置は、たとえば、手段6の構成を前提とし、前記多角形はその角が丸みを有することを特徴とするものである。

【0015】

手段8.

本発明による液晶表示装置は、たとえば、手段2から5のうちいずれかの構成を前提とし、一方の基板の液晶側の面に、並設された複数のゲート信号線とこれらゲート信号線に交差して並設された複数のドレイン信号線が形成され、これらゲート信号線とドレイン信号線とで囲まれた各領域を画素領域とし、

該画素領域にゲート信号線からの走査信号によって駆動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極とを有し、

該画素電極の各円形パターンまたは円形に近似するパターンのうち、ドレイン信号線あるいはゲート信号線に近接する円形パターンまたは円形に近似するパターンは該ドレイン信号線あるいはゲート信号線に近接する部分にて該ドレイン信号線あるいはゲート信号線の辺に沿った辺を有するように変形されていることを特徴とするものである。

【0016】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【0017】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例1.

《全体の構成》

図2は、本発明による液晶表示装置の一実施例を示す平面図である。

同図において、まず、液晶を介して互いに対向配置される一対の透明基板SUB1、SUB2があり、該液晶は一方の透明基板SUB1に対する他方の透明基板SUB2の固定を兼ねるシール材SLによって封入されている。

【0018】

シール材SLによって囲まれた前記一方の透明基板SUB1の液晶側の面には、そのx方向に延在しy方向に並設されたゲート信号線GLとy方向に延在しx方向に並設されたドレイン信号線DLとが形成されている。

【0019】

各ゲート信号線G Lと各ドレイン信号線D Lとで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部A Rを構成するようになっている。

【0020】

各画素領域には、その片側のゲート信号線G Lからの走査信号によって作動される薄膜トランジスタT F Tと、この薄膜トランジスタT F Tを介して片側のドレイン信号線D Lからの映像信号が供給される画素電極P Xが形成されている。

【0021】

この画素電極P Xは、他方の透明基板S U B 2の液晶側の面に各画素領域に共通に形成した対向電極C T（図示せず）との間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0022】

なお、画素電極P Xと当該画素領域の薄膜トランジスタT F Tを駆動させるためのゲート信号線G Lと隣接して配置される他のゲート信号線G Lとの間には付加容量素子C a d dが形成されている。この付加容量素子C a d dは画素電極P Xに供給された映像信号を該画素電極P Xに保持させるために設けられたものである。

【0023】

また、前記対向電極C Tは、たとえばシール材S Lの四隅に形成された導電体C Lを介して透明基板S U B 1側の面に引き出されるようになっている。

【0024】

前記ゲート信号線G Lのそれぞれの一端は前記シール材S Lを超えて延在され、その延在端は走査信号駆動回路Vの出力端子が接続される端子を構成するようになっている。また、前記走査信号駆動回路Vの入力端子は液晶表示パネルの外部に配置されたプリント基板（図示せず）からの信号が入力されるようになっている。

【0025】

走査信号駆動回路Vは複数個の半導体装置からなり、互いに隣接する複数のゲート信号線G Lどおしがグループ化され、これら各グループ毎に一個の半導体装

置があてがわれるようになっている。

【0026】

同様に、前記ドレンイン信号線D Lのそれぞれの一端は前記シール材S Lを超えて延在され、その延在端は映像信号駆動回路H eの出力端子が接続される端子を構成するようになっている。また、前記映像信号駆動回路H eの入力端子は液晶表示パネルの外部に配置されたプリント基板（図示せず）からの信号が入力されるようになっている。

【0027】

この映像信号駆動回路H eも複数個の半導体装置からなり、互いに隣接する複数のドレンイン信号線D Lを組み合わせて、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0028】

前記各ゲート信号線G Lは、走査信号駆動回路Vからの走査信号によって、その一つが順次選択されるようになっている。

【0029】

また、前記各ドレンイン信号線D Lのそれぞれには、映像信号駆動回路H eによって、前記ゲート信号線G Lの選択のタイミングに合わせて映像信号が供給されるようになっている。

【0030】

なお、上述した実施例では、走査信号駆動回路Vおよび映像信号駆動回路H eは透明基板S U B 1に搭載された半導体装置を示したものであるが、たとえば透明基板S U B 1とプリント基板との間を跨って接続されるいわゆるテープキャリア方式の半導体装置であってもよく、さらに、前記薄膜トランジスタT F Tの半導体層が多結晶シリコン（p-Si）から構成される場合、透明基板S U B 1面に前記多結晶シリコンからなる半導体素子を配線層とともに形成されたものであってもよい。

【0031】

《画素の構成》

図1は前記画素の構成の一実施例を示す構成図である。図1（a）は透明基板

S U B 1 の液晶側の平面図を、図1 (b) は透明基板S U B 2 の液晶側の平面図を、図1 (c) は図1 (a) のc-c線における断面図を示している。なお、図1 (b) の平面図は表示の観察者側から観た図を示している。

【0032】

図1 (a) において、まず、透明基板S U B 1 の液晶側の面に、x方向に延在しy方向に並設される一対のゲート信号線G Lが形成されている。

【0033】

これらゲート信号線G Lは後述の一対のドレイン信号線D Lとともに矩形状の領域を囲むようになっており、この領域を画素領域として構成するようになっていいる。

【0034】

このようにゲート信号線G Lが形成された透明基板S U B 1 の表面にはたとえばS i Nからなる絶縁膜G Iが該ゲート信号線G Lをも被って形成されている。

【0035】

この絶縁膜G Iは、後述のドレイン信号線D Lの形成領域においては前記ゲート信号線G Lに対する層間絶縁膜としての機能を、後述の薄膜トランジスタT F Tの形成領域においてはそのゲート絶縁膜としての機能を、後述の容量素子C a d dの形成領域においてはその誘電体膜としての機能を有するようになっている。

【0036】

そして、この絶縁膜G Iの表面であって、前記ゲート信号線G Lの延在部に重畳するようにしてたとえばアモルファスS iからなる半導体層A Sが形成されている。

【0037】

この半導体層A Sは、薄膜トランジスタT F Tのそれであって、その上面にドレイン電極S D 1およびソース電極S D 2を形成することにより、ゲート信号線G Lの前記延在部をゲート電極とする逆スタガ構造のM I S型トランジスタを構成することができる。

【0038】

ここで、前記ドイレン電極SD1およびソース電極SD2はドレイン信号線DLの形成の際に同時に形成されるようになっている。

【0039】

すなわち、y方向に延在されx方向に並設されるドレイン信号線DLが形成され、その一部が前記半導体層ASの上面にまで延在されてドレイン電極SD1が形成され、また、このドレイン電極SD1と薄膜トランジスタTFTのチャネル長分だけ離間されてソース電極SD2が形成されている。

【0040】

このソース電極SD2は半導体層面から画素領域側の絶縁膜の上面に至るまで若干延在され、後述の画素電極PXとの接続を図るためのコンタクト部CTが形成されている。

【0041】

このように薄膜トランジスタTFT、ドイレン信号線DL、ドレイン電極SD1、およびソース電極SD2が形成された透明基板SUB1の表面にはたとえば樹脂等の低誘電率絶縁膜からなる保護膜PASが形成されている。この保護膜PASは前記薄膜トランジスタTFTの液晶との直接の接触を回避する層で、該薄膜トランジスタTFTの特性劣化を防止せんとするようになっている。

【0042】

保護膜の上面には画素電極PXが形成されている。この画素電極PXはたとえばITO(Indium Tin Oxide)、ITZO(Indium Tin Zinc Oxide)、IZO(Indium Zinc Oxide)、SnO₂(酸化スズ)、In₂O₃(酸化インジウム)等からなる透光性の導電膜から構成されている。

【0043】

この画素電極PXは、多数のたとえば円形状のパターンからなる電極(サブピクセル)の集合体からなっている。

【0044】

すなわち、該画素電極PXは円形状のサブピクセルが複数配置されて構成され、これらの各サブピクセルはそれに隣接する他のサブピクセルと比較的幅の狭く一体に形成された透光性の導電膜によって互いに電気的に接続された形状となつ

ている。

【0045】

換言すれば、該画素電極P Xは、画素領域の大部分の領域に平面的に形成された透光性の導電膜をやはりマトリクス状に配列された多数の菱形（その各辺は内側に指向する円弧状）で孔開けした形状で形成されたものとなっている。

【0046】

ここで、y方向に並設された各サブピクセル群の各サブピクセルは隣接する他のサブピクセル群の二つのサブピクセルの間に位置づけられるようになっている。これにより、画素電極P Xが形成されない領域n o n-P Xを囲んで配置される前記サブピクセルは3個の奇数個からなっている。

【0047】

また、一つのサブピクセルに対し、これに隣接する他のサブピクセルとは電気的に互いに接続され、その接続はパターンの形状からそれらが接触し合っててもよく、また比較的細い接続体（たとえばサブピクセルの導体層と一体的に形成される接続体）を介してなされていてもよい。

【0048】

このようにして各サブピクセルを配置させて画素電極P Xを形成した場合、限られた面積内に多数のサブピクセルを配置させることができ、結果として画素の開口率を向上させることができるようになる。

【0049】

そして、この画素電極P Xは、その一部が前記保護膜P A Sの一部に形成されたコンタクト部C Tを通して薄膜トランジスタT F Tのソース電極S D 2に電気的に接続されている。

【0050】

そして、このように画素電極P Xが形成された透明基板S U B 1の上面には該画素電極P Xをも被って配向膜O R I 1が形成されている。この配向膜O R I 1は液晶と直接に当接する膜で、その表面に形成されたラビングによって該液晶の分子の初期配向方向を決定づけるようになっている。

【0051】

透明基板SUB2の液晶側の面には、まず、その各画素領域を画するようにしてブラックマトリクスBMが形成されている。すなわち、ブラックマトリクスBMは各画素領域の周辺部（薄膜トランジスタTFTを被う部分を含む）を残す領域に開口が形成されたパターンをなし、これにより表示のコントラストの向上、および該薄膜トランジスタTFTの特性劣化を回避するようになっている。

【0052】

ブラックマトリクスBMが形成された透明基板SUB2の面には該ブラックマトリクスBMの開口を被ってカラーフィルタFILが形成されている。このカラーフィルタFILはたとえば赤（R）、緑（G）、青（B）の各色のフィルタからなり、y方向に並設される各画素領域群にたとえば赤色のフィルタが共通に形成され、該画素領域群にx方向に順次隣接する画素領域群に共通に赤（R）色、緑（G）色、青（B）色、赤（R）色、……、というような配列で形成されている。

【0053】

そして、前記ブラックマトリクスBMおよびカラーフィルタFILをも被って配向膜ORI2が形成され、この配向膜ORI2は液晶と直接に当接する膜で、該液晶の分子の初期配向方向を決定づけるようになっている。

【0054】

さらに、前記配向膜ORI2の上面には、前記画素電極PXの各サブピクセルの中心部に対向するようにしてたとえば樹脂からなる突起体PRJが形成されている。ここで、透明基板SUB1側の画素電極PXの各サブピクセルと透明基板SUB2側の前記突起体PRJとの位置関係を図3に示している。しかし、突起体PRJは必ずしも画素電極PXのサブピクセルの中心に正確に位置付けられている必要はなく、若干のずれがあっても後述する効果を有する。

【0055】

すなわち、このような構成において、前記液晶としては、たとえば負の誘電率異方性を有するもので、電界の無印加時において、透明基板SUB1に対して液晶の分子がほぼ垂直に配向するものが用いられ、電界の印加の際に、該液晶分子が基板に対して平行に倒れる際に、前記突起体PRJを中心として放射状に倒れるようになる。

【0056】

このため、液晶を通過して観察者の眼に届く光は広い角度で出射され、いわゆる広視野角特性が得られる。

【0057】

以上説明した液晶表示装置によれば、画素電極P Xを複数のサブピクセルによって構成することによる画素の開口率の低下を該サブピクセルの配置によって向上させることができるようになる。

【0058】

実施例2.

図4は本発明による液晶表示装置の他の実施例を示す構成図で、図1に対応した図となっている。

【0059】

図1の場合と比較して異なる構成はドレイン信号線D Lにある。すなわち、ドレイン信号線D Lに近接して配置される画素電極P Xのたとえば各円形状パターンはその円形状パターンとy方向に隣接して配置される他の円形状パターンとの間に無駄な隙間が生じ、この隙間をドレイン信号線D Lで埋めるようにすることによって該ドレイン信号線D Lがジグザグ状の形状となったものである。

【0060】

換言すれば、画素電極P Xは、複数の円形状パターンが互いに接触しあって配置される形状をなし、その大体の包絡線に沿ってドレイン信号線D Lを形成したことがある。

【0061】

このように構成することによって、画素領域内に無駄な領域を無くし、これにより画素の開口率をさらに向上せしめんとするものである。

【0062】

また、この場合、カラーフィルタF ILをドレイン信号線D Lと同様にジグザグ状としてもよい。開口率向上が図れるからである。さらに同様の理由でブラックマトリクスBMをドレイン信号線D Lと同様にジグザグ状とすることもできる。

【0063】

実施例3.

図5は本発明による液晶表示装置の他の実施例を示す構成図で、図1に対応した図となっている。

【0064】

図1の場合と比較して異なる構成は画素電極P Xのパターンにある。すなわち、互いに接触しあって配置される複数の各パターン（サブピクセル）は6角形あるいはそれに近似したものとなっている。

【0065】

6角形は円形に近似したパターンで、このように形成した場合であっても、各液晶分子は該パターンの中心から放射状に倒れるように挙動するからである。このことから、必ずしも6角形に限定されることはなく5角形以上の多角形状とするようにしてもよく、また、その角に丸みを施されるパターンであってもよい。

【0066】

また、このようにした場合、透明基板SUB 2側の突起体PRJの形状も前記パターンに相似となるように形成するが望ましい。しかし必ずしもこのようにすることに限定されない。

【0067】

実施例4.

図6は本発明による液晶表示装置の他の実施例を示す構成図で、図1に対応した図となっている。

【0068】

図1の場合と比較して異なる構成は、図6（c）で示すように、保護膜PASの上面形成された画素電極P Xの周辺に、たとえば前記保護膜PASと同材料からなる材料層PSVが形成されている。すなわち、この材料層PSVの形成によって、この材料層PSVの表面と画素電極P Xの表面をほぼ面一にするようにしている。

【0069】

画素電極P Xが形成された透明基板SUB 1の表面には、この画素電極P Xを

も被って配向膜ORI1が形成されることから、該画素電極PXの段差における該配向膜ORI1の信頼性の劣化を回避せんがためである。

【0070】

画素電極PXは上述したような形状をなし、その輪郭部における周辺長が比較的大きいことから、この周辺の段差における不都合を信頼性よく解消せしめたものである。

【0071】

実施例5.

図7は本発明による液晶表示装置の他の実施例を示す構成図で、図1に対応した図となっている。

【0072】

図1の場合と比較して異なる構成はゲート信号線GLにあり、この実施例の場合、該ゲート信号線GLは直線状に形成されている。

【0073】

このようにすることによって、画素のいわゆる開口率は図1の場合と比較して若干小さくなるが、複数のたとえば円形状パターンを互いに近づける構成とすることによって充分な開口率を得ることができる。

【0074】

実施例6.

図8は本発明による液晶表示装置の他の実施例を示す構成図で、図4に対応した図となっている。

【0075】

図4の場合と比較して異なる構成はゲート信号線GLにあり、この実施例の場合、該ゲート信号線GLは直線状に形成されている。

【0076】

実施例7.

図9は本発明による液晶表示装置の他の実施例を示す構成図で、図5に対応した図となっている。

【0077】

図5の場合と比較して異なる構成はゲート信号線G Lにあり、この実施例の場合、該ゲート信号線G Lは直線状に形成されている。

【0078】

実施例8.

図10は本発明による液晶表示装置の他の実施例を示す構成図で、図6に対応した図となっている。

【0079】

図6の場合と比較して異なる構成はゲート信号線G Lにあり、この実施例の場合、該ゲート信号線G Lは直線状に形成されている。

【0080】

そして、保護膜P A Sの上面形成された画素電極P Xの周辺に、たとえば前記保護膜P A Sと同材料からなる材料層P S Vが形成され、この材料層P S Vによって、この材料層P S Vの表面と画素電極P Xの表面をほぼ面一にするようにしている。

【0081】

実施例9.

図11は本発明による液晶表示装置の他の実施例を示す構成図で、画素電極のパターンを示した図である。

【0082】

分割された各パターンは円形状、あるいはその他の点対称的図形に限らず、図11に示すように、その一部において、たとえばドレイン信号線D Lあるいはゲート信号線G Lに近接する部分において直線的部分を備えていてもよいことはもちろんである。

【0083】

該画素電極P Xの各円形パターンまたは円形に近似するパターンのうち、ドレイン信号線D Lあるいはゲート信号線G Lに近接する円形パターンまたは円形に近似するパターンは該ドレイン信号線D Lあるいはゲート信号線G Lに近接する部分にて該ドレイン信号線D Lあるいはゲート信号線G Lの辺に沿った辺を有するように変形させることにより、画素の開口率の向上を図ることができるように

なる。

【0084】

実施例10.

図12は本発明による液晶表示装置の他の実施例を示す構成図で、画素電極のパターンを示した図である。

【0085】

同図は、y方向に並設される複数のパターン群がx方向に3列に並設されている。そして、各列のパターン群において、それぞれパターンの形状が異なったものとなっている。

【0086】

なお、上述した画素電極PXの形状として、電極が形成されていない領域を囲む各サブピクセルは3個として説明したものであるが、これに限定されることはなく、3個以上の奇数個とすることにより、該領域がさらに狭くなり、画素の開口率を向上させることができる。

【0087】

また、上述した各実施例では、画素電極PXにおいて複数のサブピクセルを形成したものとなっているが、対向電極において複数のサブピクセルを形成する構成としてもよい。この場合、画素電極PXは画素領域のほぼ全域に形成される電極として構成され、その上方の面に該対向電極の各サブピクセルの中心に対向する部分に突起体PRJを形成する必要がある。

【0088】

液晶から見た場合、画素電極PXおよび対向電極CTは特に区別されるものではなく、その一方が他方と置き換えられても事情は同じだからである。

【0089】

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、その画素の開口率を向上させることができる。

【図面の簡単な説明】

【図1】

本発明による液晶表示装置の画素の一実施例を示す構成図である。

【図2】

本発明による液晶表示装置の全体の構成の一実施例を示す平面図である。

【図3】

本発明による液晶表示装置の画素の画素電極（サブピクセル）と突起体との位置関係を示す平面図である。

【図4】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図5】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図6】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図7】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図8】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図9】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図10】

本発明による液晶表示装置の画素の他の実施例を示す構成図である。

【図11】

本発明による液晶表示装置の画素における画素電極の他の実施例を示す構成図である。

【図12】

本発明による液晶表示装置の画素における画素電極の他の実施例を示す構成図である。

【符号の説明】

S U B…透明基板、 G L…ゲート信号線、 D L…ドレイン信号線、 P X…画素電極、 T F T…薄膜トランジスタ、 P R J…突起体、 P A S…保護膜。

【書類名】

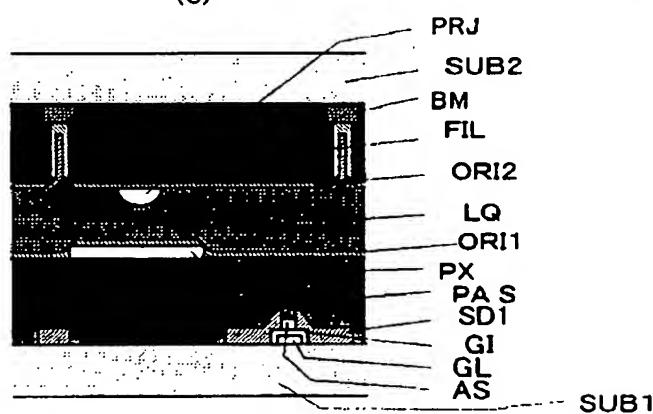
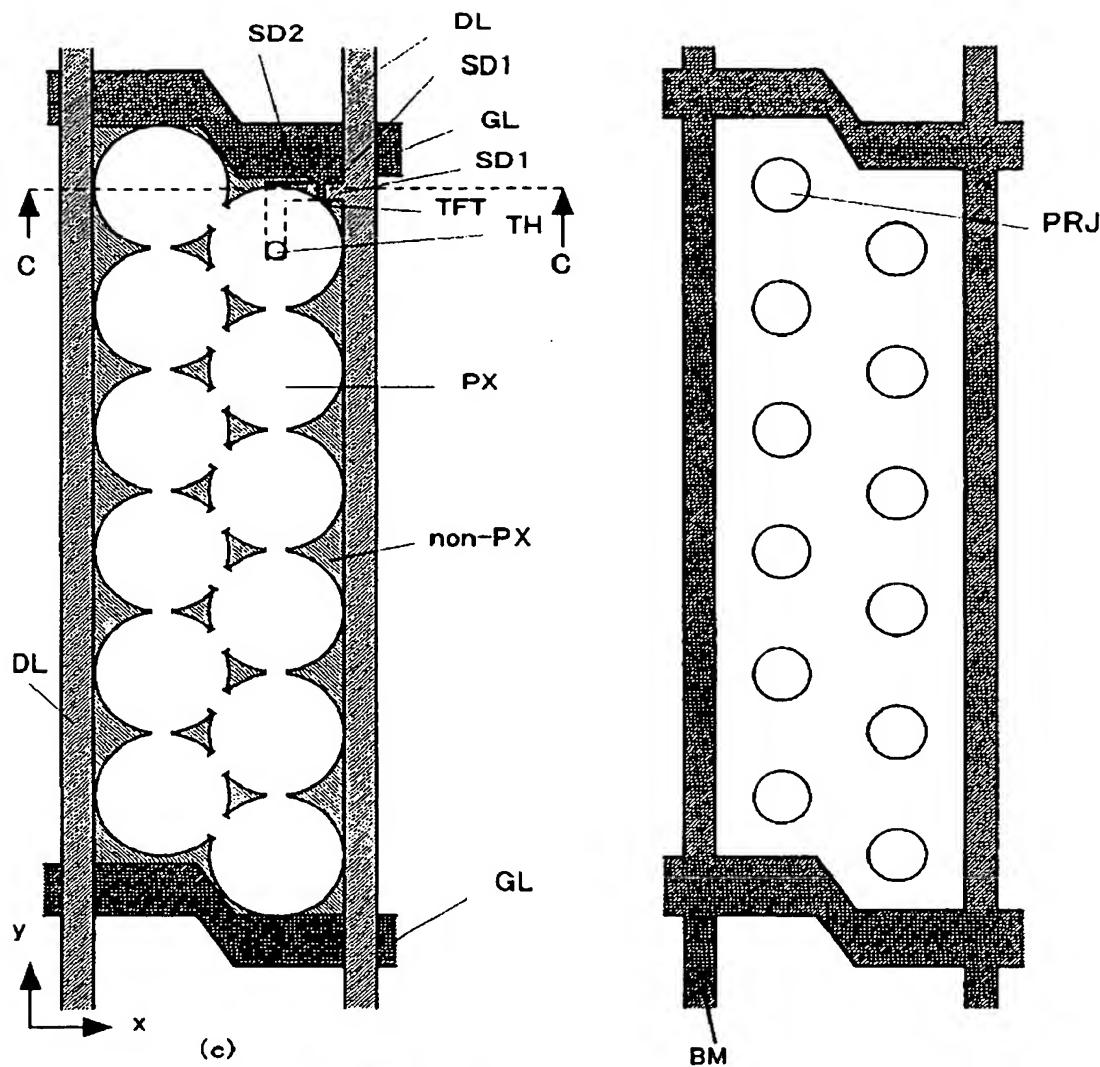
図面

【図 1】

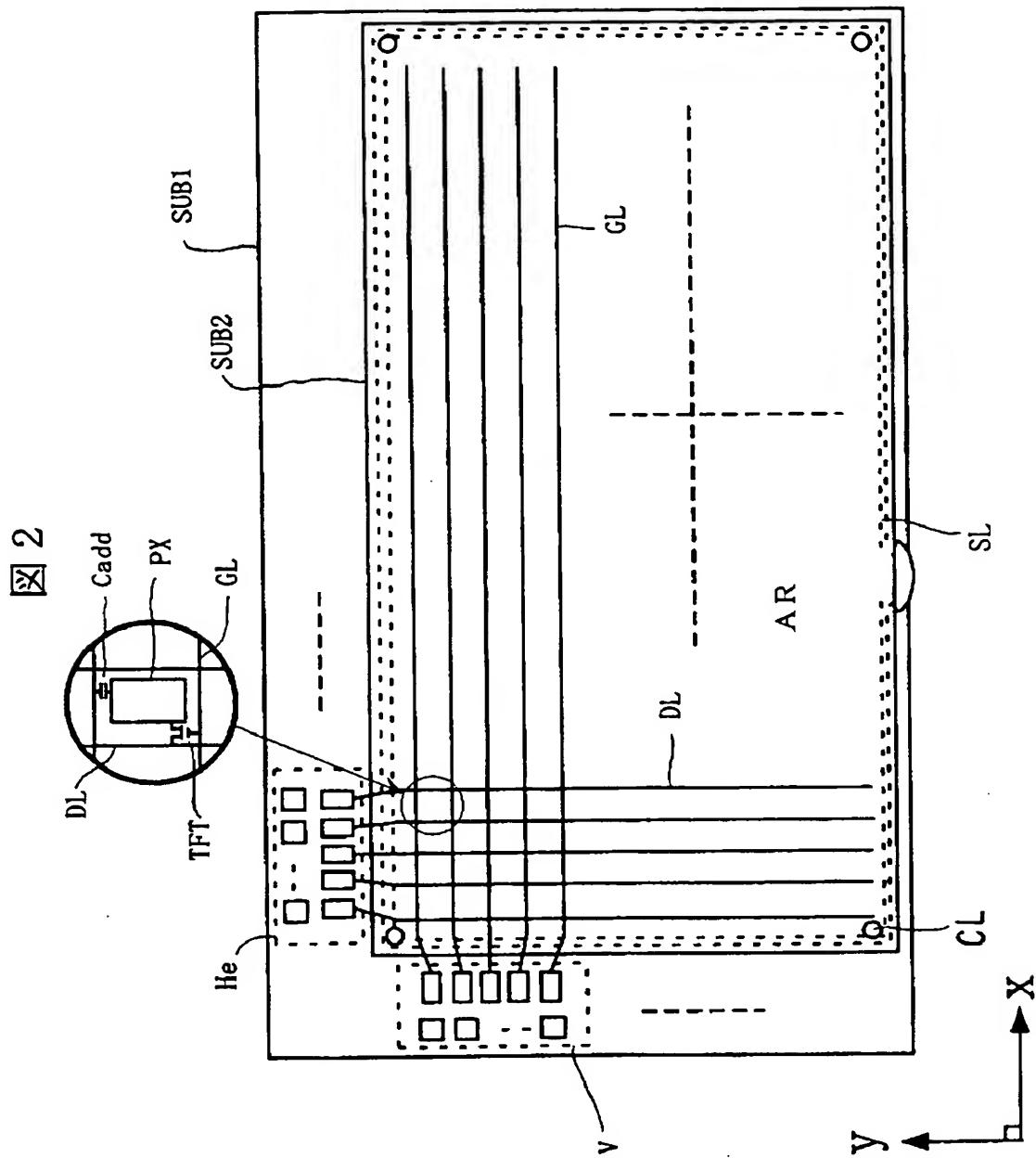
図 1

(a)

(b)

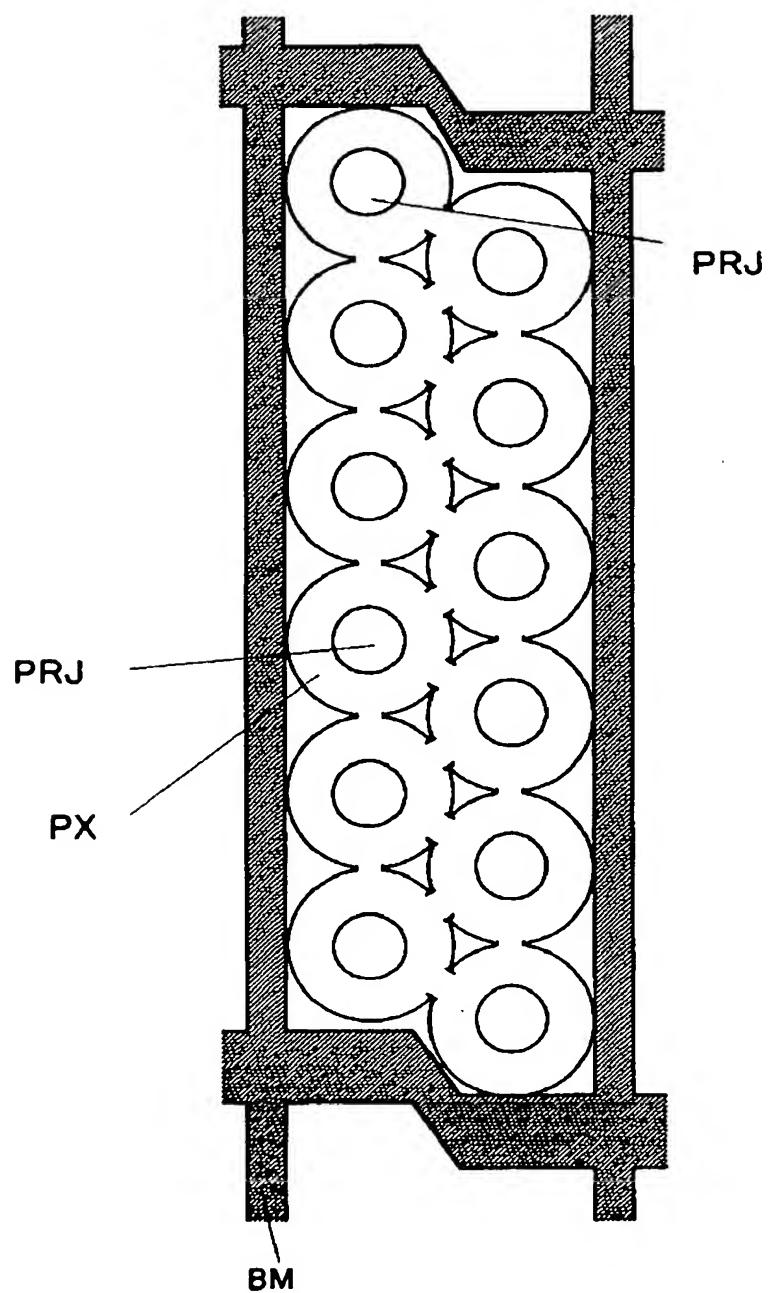


【図 2】

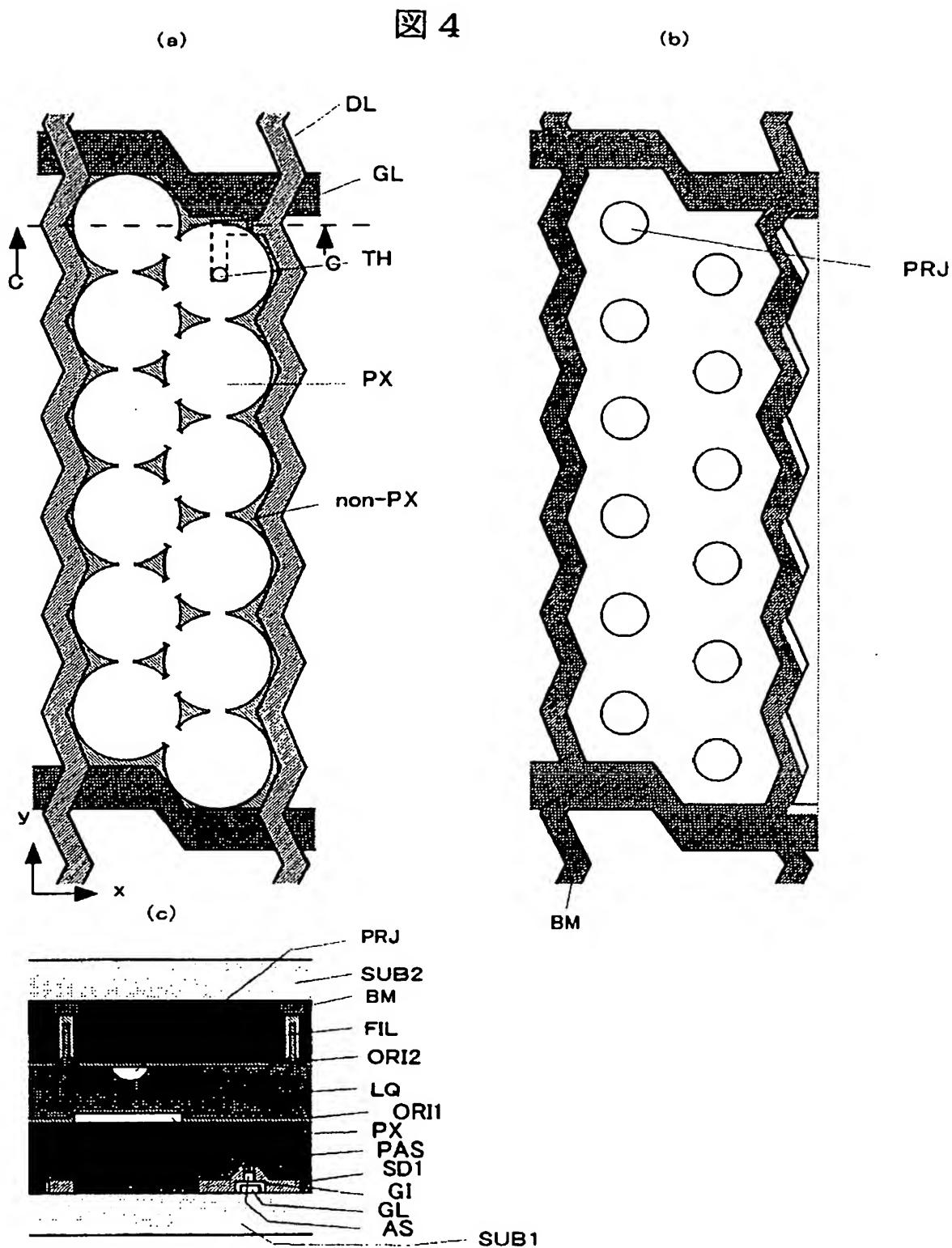


【図3】

図3

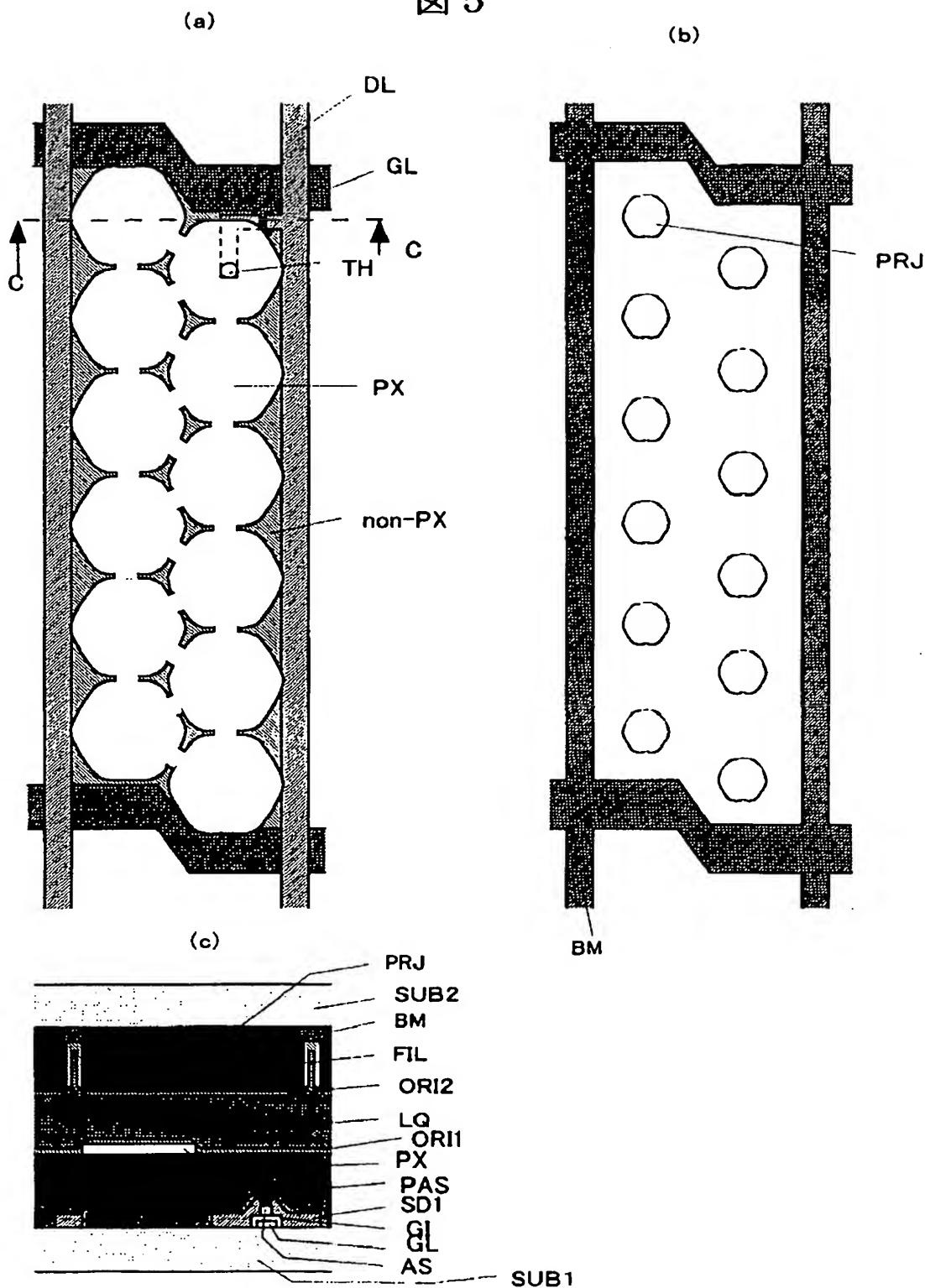


【図4】

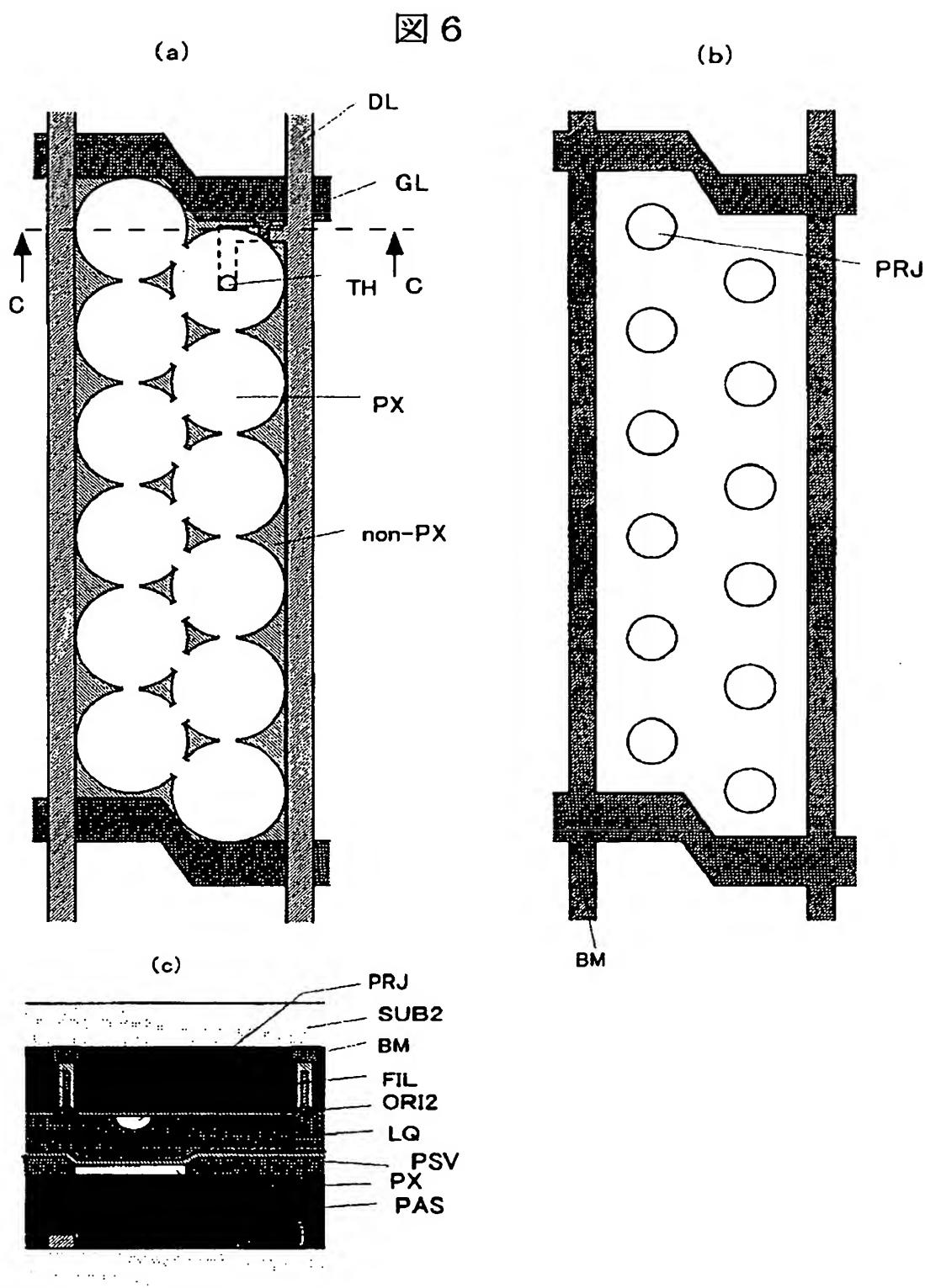


【図5】

図5

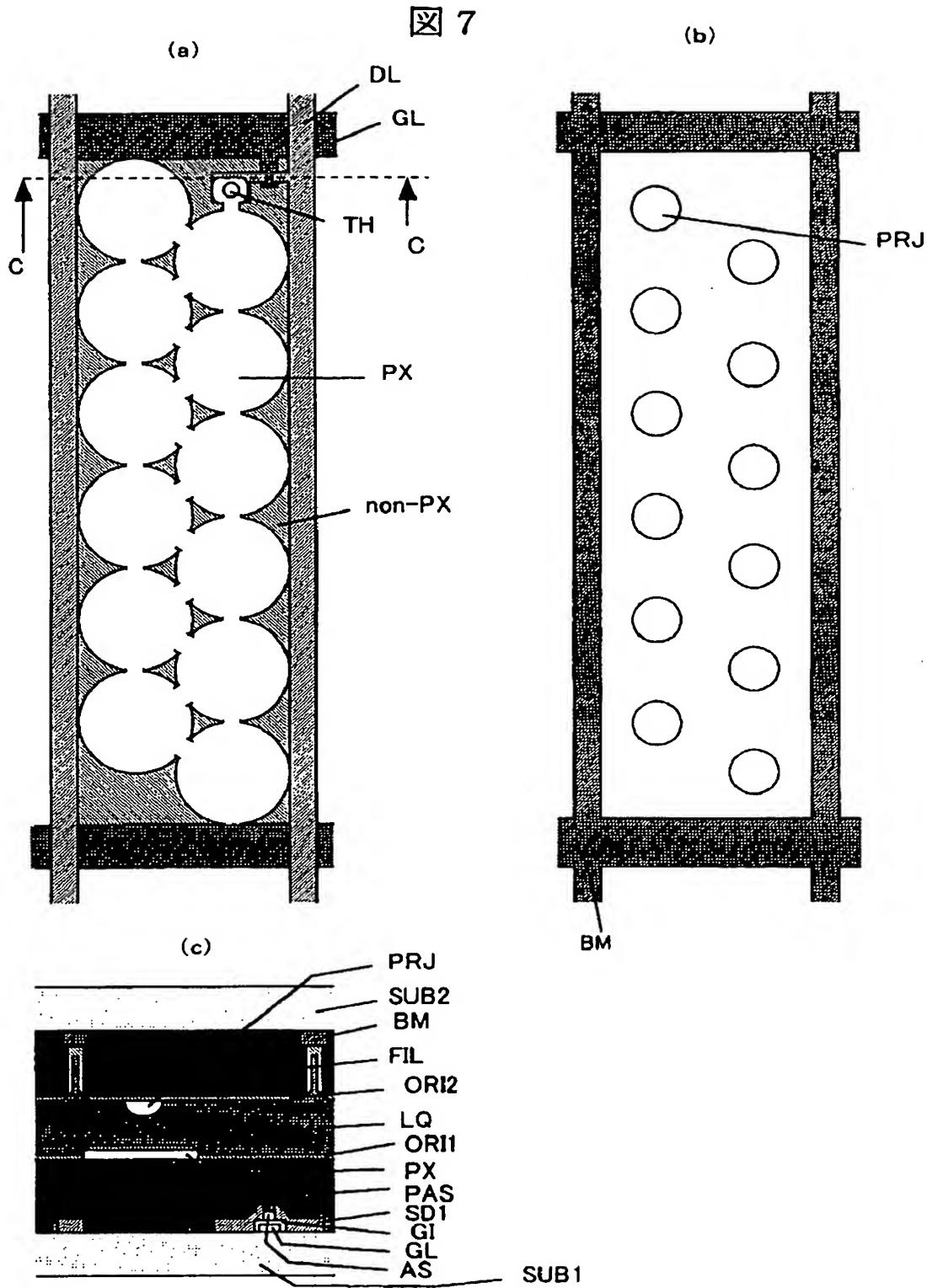


【図6】

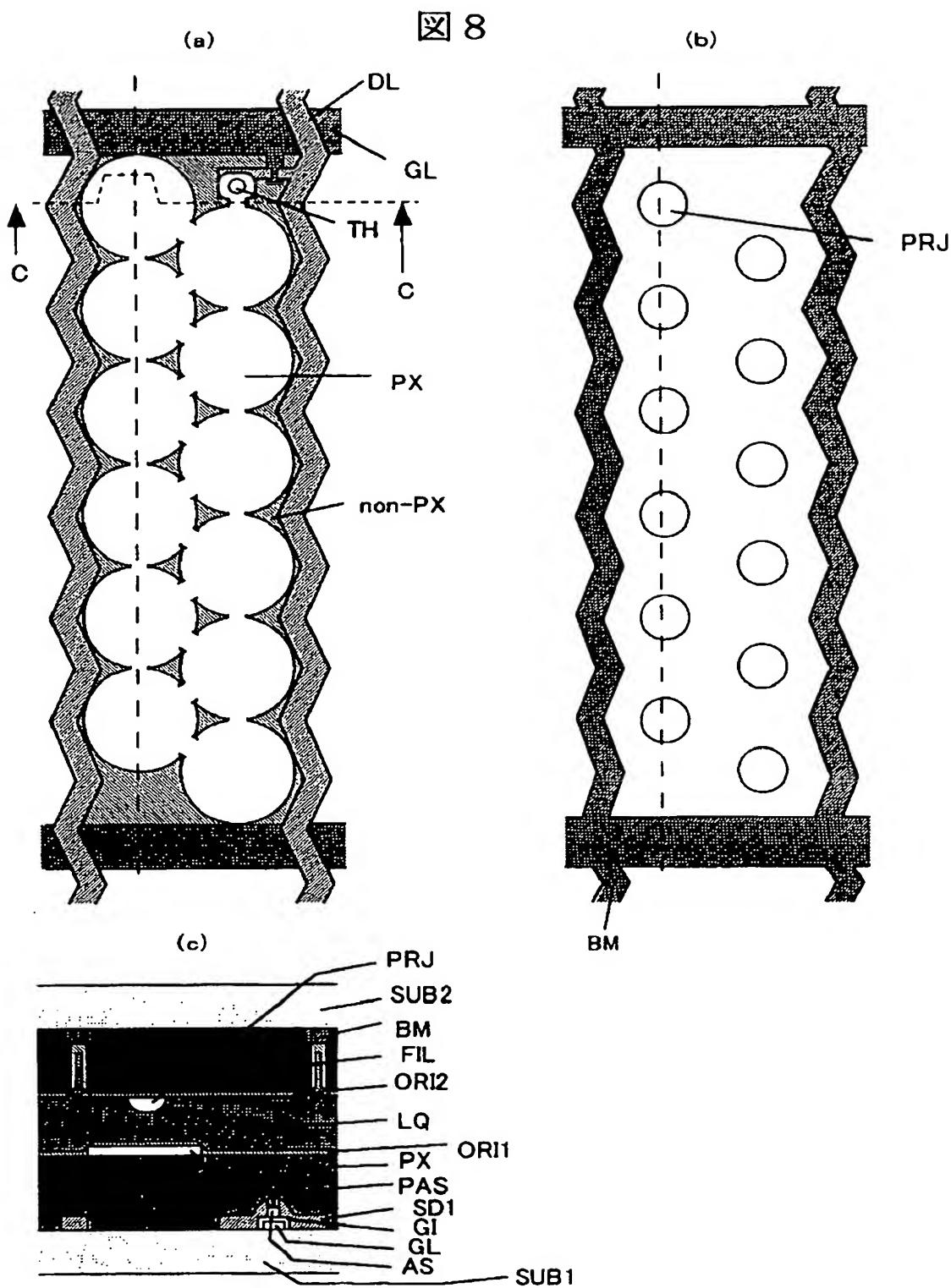


【図7】

図7

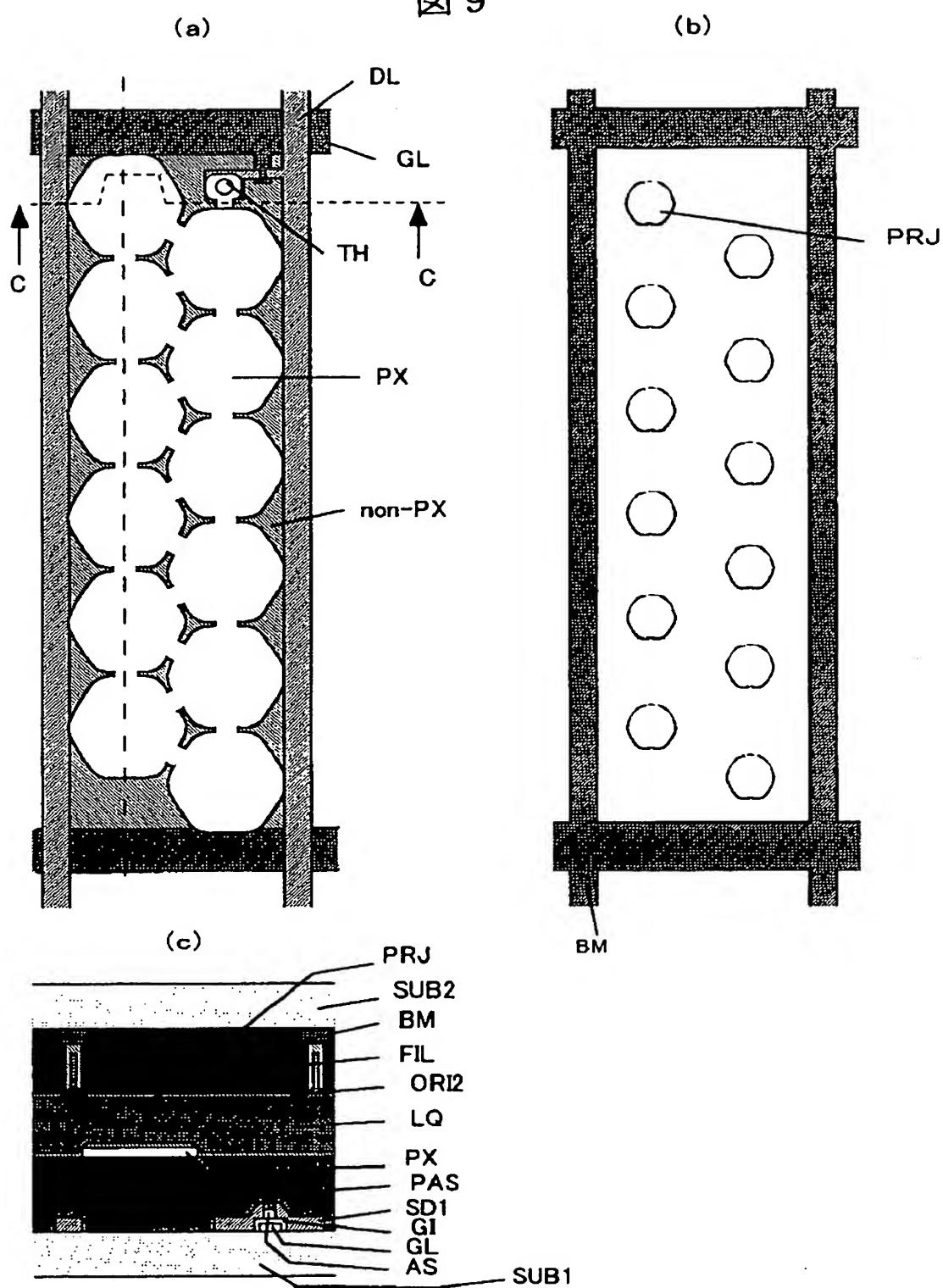


【図8】



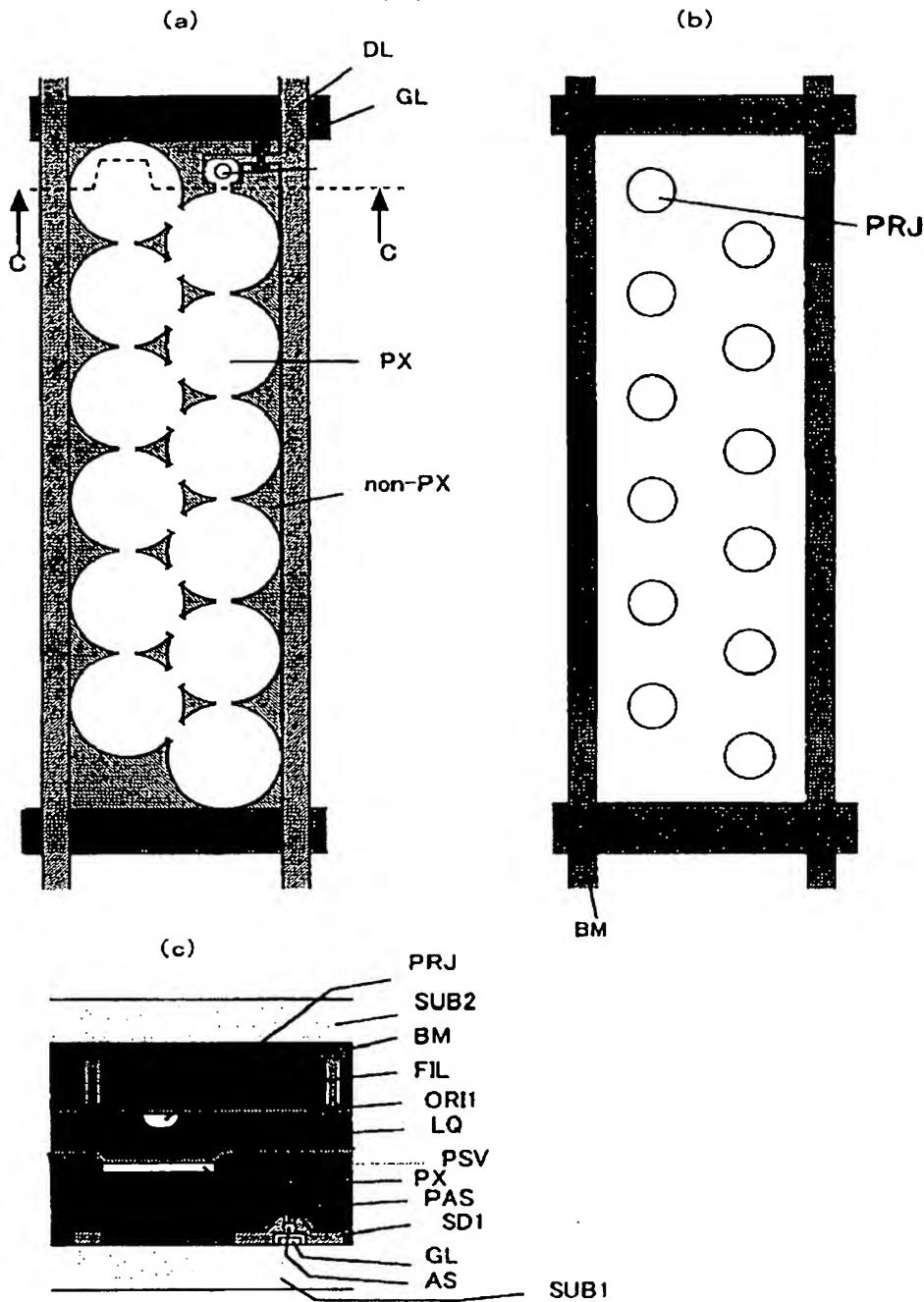
【図9】

図9



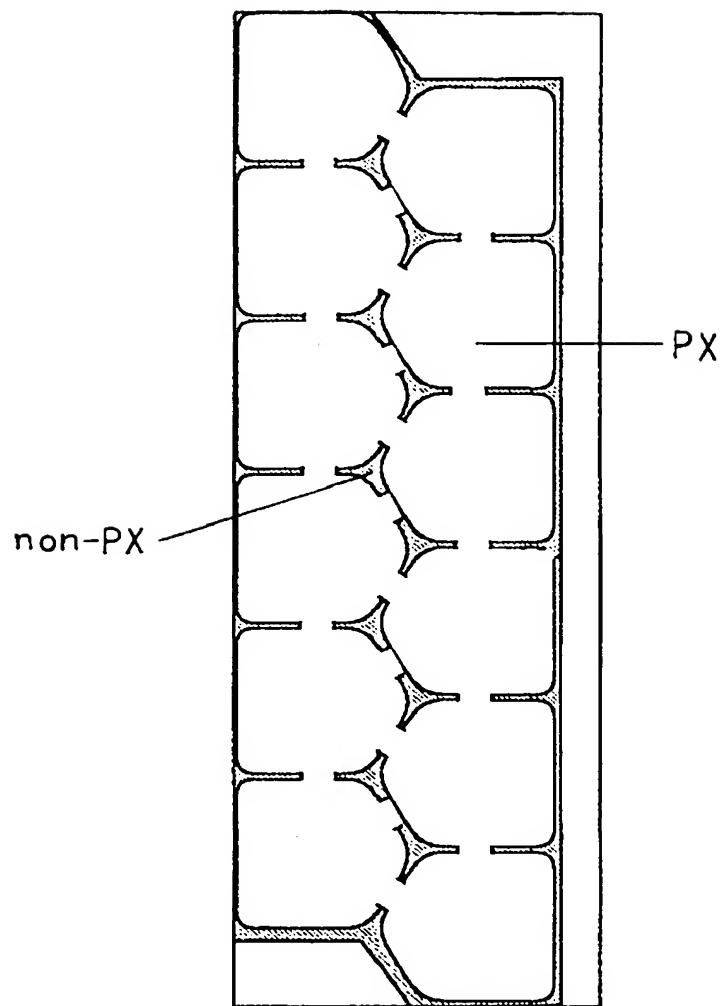
【図10】

図10



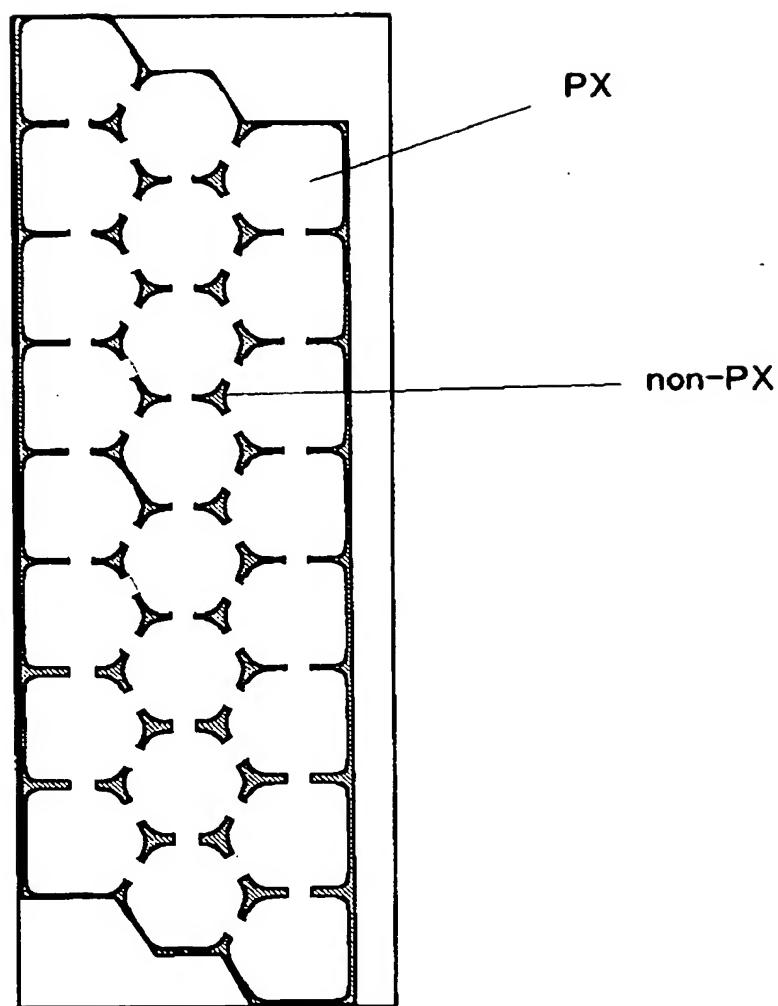
【図11】

図11



【図12】

図12



【書類名】 要約書

【要約】

【課題】 画素の開口率の向上

【解決手段】 液晶を介して対向配置される各基板の一方の基板の液晶側の面の画素領域に一方の電極が形成され、他方の基板の液晶側の面の少なくとも画素領域に他方の電極が形成され、

前記一方の電極は複数の円形パターンまたは円形に近似するパターンが互いに接触しあって配置される形状をなし、これによって該一方の電極が形成されない領域を囲む前記パターンは3個以上の奇数個からなり、

前記他方の基板の液晶側の面の前記各円形パターンまたは円形に近似するパターンのほぼ中心に対向する部分に突起体が形成されている。

【選択図】 図1

認定・付加情報

特許出願の番号 特願2002-345728
受付番号 50201802376
書類名 特許願
担当官 第二担当上席 0091
作成日 平成14年12月 3日

<認定情報・付加情報>

【提出日】 平成14年11月28日

次頁無

特願2002-345728

出願人履歴情報

識別番号 [502356528]

1. 変更年月日 2002年10月 1日

[変更理由] 新規登録

住 所 千葉県茂原市早野3300番地
氏 名 株式会社 日立ディスプレイズ